

氏 名	辻 口 達 也
生 年 月 日	
本 籍	石川県
学 位 の 種 類	博士 (工学)
学 位 記 番 号	博甲第389号
学位授与の日付	平成13年3月22日
学位授与の要件	課程博士 (学位規則第4条第1項)
学位授与の題目	準ミリ波帯通信用平面回路フィルタの実用化研究
論文審査委員(主査)	畑 朋延 (工学部・教授)
論文審査委員(副査)	長谷川誠一 (自然科学研究科・教授) 森本 章治 (工学部・助教授) 佐々木公洋 (自然科学研究科・助教授) 飯山 宏一 (自然科学研究科・助教授)

学 位 論 文 要 旨

ABSTRACT

This thesis is reference to research on the design of practical planer filters using dielectric ceramic substrate for SHF (Super High Frequency) band wireless communication.

The analitical method of planer transmission line on the substrate with high dielectric constant, the formation method of planer resonator and the circuit synthesis method of planer filter are investigated for SHF band application.

The developments of four different distributed circuit filters have placed emphasis on the miniaturization without deterioration in unloaded Q , the improvement of out-of-band transmission characteristics by attenuation poles and the suppression of spurious response. The DCPW (Double-surface Co-Planar Waveguide) filter using an electromagnetic coupling by electrode pattern on a double-side metallized substrate is proposed. The trial filter was 38% smaller in size than the conventional $\lambda/4$ CPW filter without any deterioration in unloaded Q . A lumped circuit filter whose volume is less than 1mm^3 is developed for further miniaturization.

These filters are manufactured by thin film process on the substrate with high dielectric constant ceramic material. Therefore they are superior in miniaturization and high productivity, and are applicable to MCM (multi-chip module) for SHF band by bare-chip mount.

The design methods described in this paper are effective for the SHF band planer filter and moreover for millimeter wave one.

第1章 序論

日本を含め世界中での爆発的とも言える携帯電話の普及は、携帯電話端末自体の小形化が大きく貢献している。これらの携帯電話端末において、周波数を選別する役割を持つRFフィルタは端末の性能を左右する主要な部品の1つである。RFフィルタには、アンテナから送信・受信回路を分離するアンテナ共用器、送信回路と受信回路のそれぞれにおいて必要な減衰量を

得る段間フィルタなどがあり、誘電体同軸フィルタ、多層LCフィルタ、表面波フィルタ等種々のフィルタが実用化されている。その中で誘電体同軸共振器を使った誘電体同軸フィルタは、低挿入損失や耐電力性などから広く使用されてきた。

近年移動体通信の拡大に伴って、RFフィルタには2つの大きな課題が求められている。1つは電話機端末の小形化に伴うフィルタの小形

化の要求である。もう1つは、通信需要の拡大に伴って生じる既存周波数帯の飽和から、使用周波数の高周波化が進められ、それに伴ってフィルタにおいても高周波化の対応が不可欠となってきたことである。

小形化に関して、誘電体同軸フィルタは、誘電体共振器材料の高誘電率化や回路構成の改善などにより、対数的な小形化を実現してきた⁽¹⁾。また従来のディスクリット共振器を使用した誘電体フィルタに代わって、結合機能を内部に取り込んだ誘電体ユニットのみで構成されるフィルタが開発された⁽²⁾。またその技術を応用して、アンテナ共用器の大幅な小形化と低コスト化が実現された⁽³⁾。

しかし、腕時計型のPHS端末に見られるように、急激な通信機端末の小形化に対して、より小形で低背のフィルタとして平面回路フィルタが注目されている。高周波化に関しては、高速データ伝送に対して十分な周波数帯域を確保するため準ミリ波、ミリ波の周波数帯の利用が必要となる。このような高周波帯のフィルタとして、加工精度の問題からもフォトリソグラフィを使用した平面回路フィルタの実用化が求められている。

本論文では、平面回路フィルタに求められる小形化と高周波化に対し、これを達成するために必要な要素技術を明確にし、分布定数線路を利用した4種類の小形フィルタの開発、実用化例について述べる。さらに、小形化を目指した集中定数素子を利用したフィルタの開発、実用化例を示し、今後の準ミリ波帯通信における平面回路フィルタの展望について述べる。

第2章 平面回路フィルタの要素技術

平面伝送線路について、本論文に使用される高い比誘電率をもつ基板上に構成した場合を中心に、基本的な特性の解析方法について述べる。また、平面回路フィルタの基礎となる平面型共振器とフィルタの構成方法について、系統的にまとめる。また、本論文の平面回路フィルタを作製するためのプロセス技術及び測定技術についても述べる。

第3章 マイクロストリップ線路フィルタの設計及び試作

マイクロストリップ線路(MSL)は、平面回路において最も一般的に使用されてきたが、周波数的にはマイクロ波帯での利用にとどまっており、準ミリ波帯での実用化は十分検討されていなかった。本章では新規性のある技術により小形化を進めるとともに、実装性に優れかつ量産性のよい小形フィルタとして、準ミリ波帯通信システムと光通信システムのRFモジュールに使用されるMSL線路フィルタを検討した結果について述べる。

図1に準ミリ波帯通信用MSLフィルタの構造図を示す。このフィルタでは、共振器間の結合構造と外部結合構造の工夫により小形化を実現するとともに、図2に示す共振器の形状と減衰極周波数(f_p)の関係を利用して、減衰極の周波数を制御することで、高減衰特性を再現性よく実現している。またMSLフィルタの設計方法については、要求特性から得られた目標設計パラメータに対応して、実際にフィルタを構成する構造パラメータの導出方法を中心に検討を行った結果について述べる。

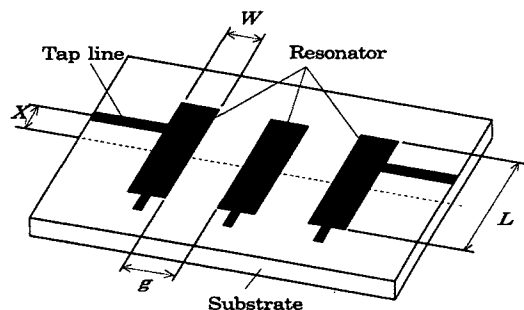


図1 準ミリ波帯通信用MSLフィルタの構造図

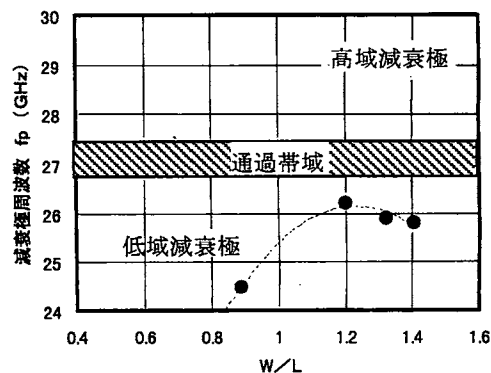


図2 共振器形状と減衰極周波数の関係

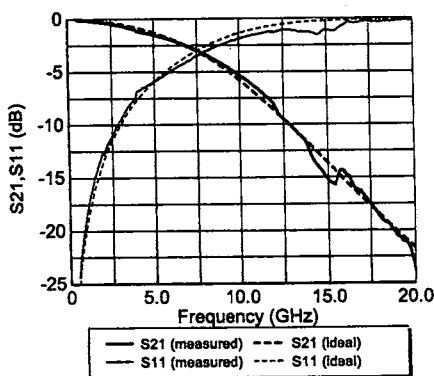


図3 MSL ベッセルフィルタの通過、反射特性

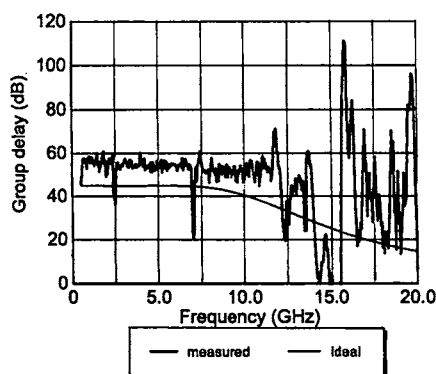


図4 MSL ベッセルフィルタの群遅延特性

次に 10Gbps 光通信用光受信モジュールの等化フィルタについては、通常集中定数回路で構成されるベッセルフィルタをMSLで実現するための回路構成を中心に検討し、MSL線路と基板の対向容量により小形で量産性がよいフィルタを実現した結果について述べる。このフィルタは、図3に示すように 20GHz まで理想的なベッセルフィルタに極めて近い通過、反射特性を持ち、図4に示すように 10GHz まで±10psec と群遅延偏差の小さい特性が得られている。

第4章 コプレーナ線路フィルタの設計及び試作

単一平面上に構成されるコプレーナ(CPW)線路フィルタの小形化と広帯域化について検討を行った。CPW線路は、MSL線路と異なり同一平面上に短絡部を構成できるので、 $\lambda/4$ 共振器の構成が容易である特長がある。この特長を利用してヘアピン形状の $\lambda/4$ CPW共振器を、容量性結合と誘導性結合により交互に端面結合させフィルタの小形化を実現するとともに、離れた共振器間のマルチパス結合により、帯域の

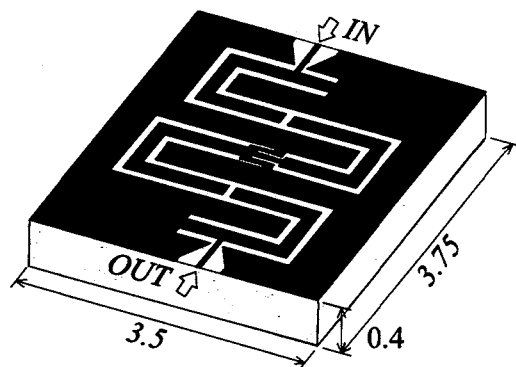


図5 $\lambda/4$ 端面結合 CPW フィルタの構造図

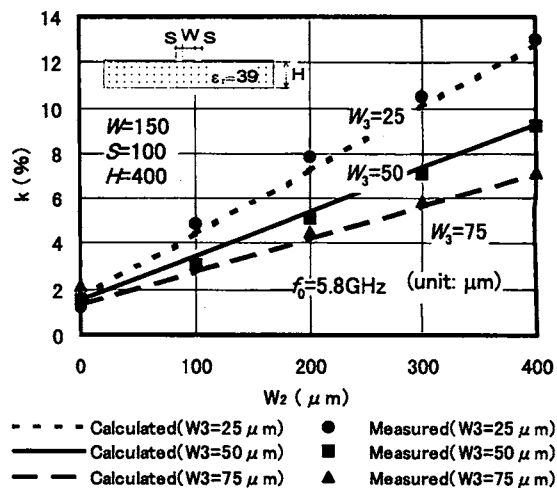


図6 等価回路による計算値と実測値の比較

両側に減衰極を実現した。図5にフィルタの構造図を示す⁽⁴⁾。

このフィルタでは、広帯域特性を得るため、誘導性結合部分に新規構造を採用している。この誘導性結合構造は、CPW線路の中心導体と両側の接地導体をクランク状の短絡線路で結んで強い結合を得ているが、更なる挿入損失の低減のために、結合時の Q を低下させずに広帯域特性が得られる結合構造の検討と形状の最適化が必要となってきた。そこで新たにミアンダ状の短絡線路を使った誘導性結合構造を考案し、結合線路長 W_2 、短絡線路幅 W_3 、ミアンダラインの折り返し数 N の最適化により、18%を越える結合係数が得られ、かつ Q の劣化も10%内に収まることを示した⁽⁶⁾。また、このフィルタの等価回路表現として、要素値の導出が容易なTEM近似した伝送線路による等価回路表現とCPW線路の分散性も考慮してより広帯域に対応した結合スロット線路による等価回路表現の2つを提案して実測と比較した。等価回路より求められた結合係数は図6に示すように、実測と

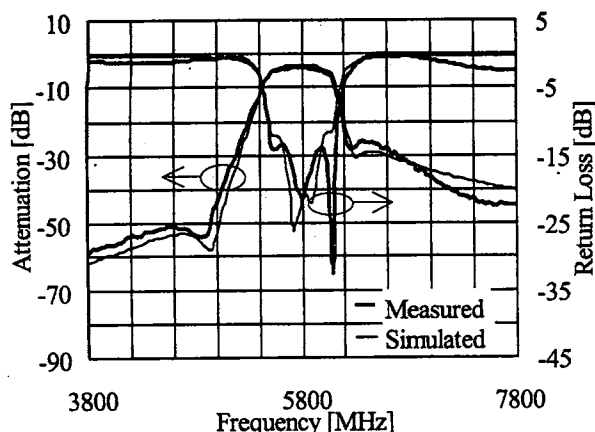


図7 $\lambda/4$ 端面結合 CPW フィルタの通過、反射特性

1%以内で一致した。

試作フィルタの実測と等価回路によるシミュレーションによって得られた通過特性と反射特性を図7に示す。図より、実測値と等価回路によるシミュレーション値はよく一致していることがわかる。本フィルタは、フォトリソグラフィ技術を用いているため高精度であり、ベアチップ実装によるMCM (Multi Chip Module) にも対応可能である。

第5章 両面コプレーナ線路フィルタの設計及び試作

CPWフィルタは、上部空間へのエネルギー放射のため低い実効誘電率しか得ることができず、小形化に限界がある。更に線路の電極端部への電界の集中により無負荷 Q が低いという問題点がある。このCPWフィルタの問題点を克服して、更に小形で高性能なフィルタを実現するため、誘電体基板の両面にパターンニングを施したDCPW (Double-surface CPW) フィルタの検討を行った。DCPWフィルタは、誘電体基板の両面に形成した電極間の電磁界結合により平衡共振器を構成して、基板内部に電磁界のエネルギーを閉じ込めることで、無負荷 Q を維持しながら従来の $\lambda/4$ CPWフィルタと比べ38%の小形化を実現した。図8にDCPWフィルタの構造図を示す⁽⁶⁾。この章では、裏面電極パターン異なる2つのDCPWフィルタの構造 (FilterA, FilterB) と結合モードの解析について述べる。そして、フィルタの設計に必要な各パラメータの決定方法、等価回路によるシミュレーションと実測との比較を述べる。

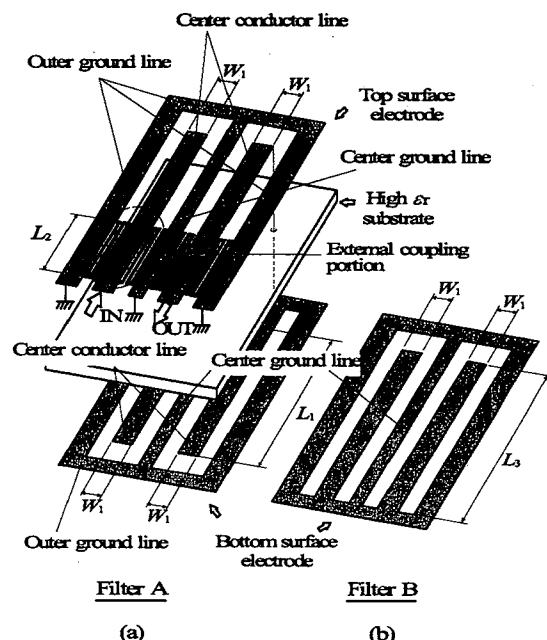


図8 DCPW フィルタの構造図

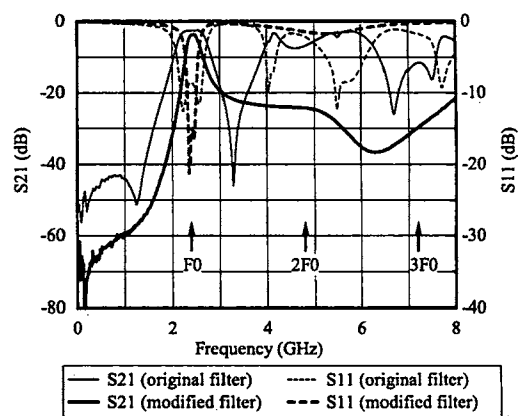


図9 スパリアス抑制 DCPW フィルタの通過、反射特性

また両面の電極に起因するスプリアス応答を、誘電体セラミックス基板へのスルーホール形成技術によって抑制し、2 段のフィルタにおいて図9に示すように $2F_0$ と $3F_0$ の周波数で減衰量が20 dB以上、3 段のフィルタにおいて30 dB以上を達成した結果についても述べる⁽⁷⁾。このフィルタは、従来のCPWフィルタに比べて大幅な小形化を実現しつつ、CPW入出力によるユニプレーナ回路への応用に適している。

第6章 薄膜LCフィルタの設計及び試作

極超短波帯 (UHF 帯) と準ミリ波帯 (SHF 帯) の境界である2~3GHz程度の周波数帯において、更なるフィルタの小形化への提案として、誘電体セラミックス基板上に微細加工技術により作製された集中定数素子によるフィル

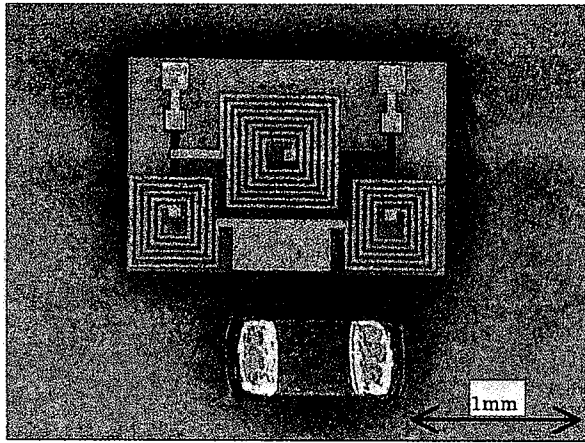


図 10 薄膜 LC フィルタの外観写真

タの検討を行った。この周波数帯では、これまで述べた分布定数線路を使った平面回路フィルタでは小形化に限界があり、集中定数を使ったフィルタの方が、薄膜プロセスの微細加工という特長を最大限に生かすことができる。

設計したフィルタは、半導体基板に比べ誘電体損失が少なく温度特性に優れた誘電体セラミックス基板上にスパイラルインダクタと MIM (Metal Insulator Metal) キャパシタによる薄膜 LC 共振器を構成している。また素子数を少なくし、微細化による低い無負荷 Q を補うため、スパイラルインダクタの線間の浮遊容量を利用した回路構成を採用することで、従来誘電体同軸フィルタの $1/40$ 以下である 1mm^3 以下の超小形フィルタを実現した (図 10)。

第 7 章 結論

本論文は誘電体セラミックス上に薄膜プロセスによって作製される平面形状の各種共振器を用いた準ミリ波帯通信に使用される平面回路フィルタの開発、実用化例を述べた。

分布定数線路を利用した平面回路フィルタとして、広範囲な応用が期待できる MS L フィルタ、量産性に優れて高周波化に適する CPW フィルタ、CPW フィルタの欠点を補う DCPW フィルタの 3 種類のフィルタを、 Q を維持した小形化方法、減衰極の制御方法、スプリアス応答抑制方法の 3 つの要素技術を重点に開発した。また更なるフィルタの小形化への提案として、誘電体セラミックス基板上に微細加工技術により作製された集中定数素子によるフィルタの開

発を行った。

これらのフィルタは、いずれも誘電体セラミックス基板上に薄膜プロセスを使って作製されているため小形で量産性に優れている。本研究で得られた成果は、準ミリ波通信用平面回路フィルタの設計技術の確立に寄与し、更にはマイクロ波、ミリ波応用分野の発展に貢献するものである。

第 8 章 今後の課題と展望

平面回路フィルタに対する技術的課題を挙げて今後の展望を述べる。フィルタの大きさとフィルタの挿入損失はトレードオフの関係にあり、小形化だけでなくより一層の高性能化が求められている。高性能化の方向として、小形化、高周波化、低損失化、アクティブ素子との融合をあげ、本研究の位置づけについて述べる。

参考文献

- (1) H. Matsumoto, "Technical trend of dielectric filter," *MWE '95 Microwave Workshop Dig.*, pp.386-391, Dec. 1995.
- (2) H. Matsumoto, H. Ogura and T. Nishikawa, "A miniaturized dielectric monoblock band-pass filter for 800MHz band cordless telephone system," *IEEE MTT-S Symp. Dig.*, pp.249-252, June 1994.
- (3) H. Matsumoto, T. Tsujiguchi and T. Nishikawa, "A miniaturized dielectric monoblock duplexer matched by the buried impedance transforming circuit," *IEEE MTT-S Symp. Dig.*, pp.1539-1542, June 1995.
- (4) T. Tsujiguchi, H. Matsumoto and T. Nishikawa, "A miniaturized end-coupled bandpass filter using $\lambda/4$ hairpin coplanar resonators," *IEEE MTT-S Int. Symp. Dig.*, Baltimore, MD, pp. 829-832, June 1998.
- (5) 辻口達也、角田紀久夫、松本治雄、"コプレーナ $\lambda/4$ フィルタの新規結合構造の解析"、電子情報通信学会誌 投稿中
- (6) T. Tsujiguchi, H. Matsumoto and T. Nishikawa, "A miniaturized bandpass filter with double surface," *IEEE MTT-S Int. Symp. Dig.*, Boston, MA, pp. 199-202, June 2000.
- (7) T. Tsujiguchi, H. Matsumoto and T. Nishikawa, "A miniaturized double-surface CPW bandpass filter improved spurious responses," *IEEE Trans. Microwave Theory Tech.*, May 2000 掲載予定.

学位論文審査結果の要旨

本審査委員会は、年2回の博士報告会を基に審査の結果、本学位論文に対して以下のように判定した。

本論文は誘電体セラミックス上に薄膜プロセスによって作製される準ミリ波帯通信用平面回路フィルタの実用化研究に関するものである。(1)各種平面伝送線路について高誘電率基板上の基本的な特性を解析し、平面型共振器と平面回路フィルタの構成方法について包括的にまとめた。(2)RFモジュール用小形フィルタとして、マイクロストリップ線路(MSL)フィルタを検討した。準ミリ波帯通信用フィルタについては、共振器形状による減衰極の制御方法などにより、量産性に優れたMSLフィルタを実現し、かつ準ミリ波帯におけるフィルタ設計手法を確立した。(3)単一平面上に構成されるコプレーナ線路(CPW)フィルタの検討を行った。ヘアピン形状の $\lambda/4$ CPW共振器を交互に端面結合してフィルタの小形化を、マルチパス結合により帯域の両側に減衰極をそれぞれ実現した。(4)CPWフィルタの問題点克服のため、基板の両面にパターンニングを施した両面コスプレーナ線路フィルタの検討を行った。このフィルタは、基板両面の電極により平衡共振器を構成し、無負荷Qを維持しながら従来の $\lambda/4$ CPWフィルタと比べ38%の小形化を実現した。(5)更なる小形化の提案として、誘電体基板上に微細加工技術により作製された集中定数素子によるフィルタの検討を行い、1mm²以下の超小形フィルタを実現した。以上の結果から委員会は本論文が博士論文に値すると結論した。